

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-321634

(43)Date of publication of application : 03.12.1996

(51)Int.Cl.

H01L 33/00

H01L 21/60

(21)Application number : 07-152230

(71)Applicant : STANLEY ELECTRIC CO LTD

(22)Date of filing : 26.05.1995

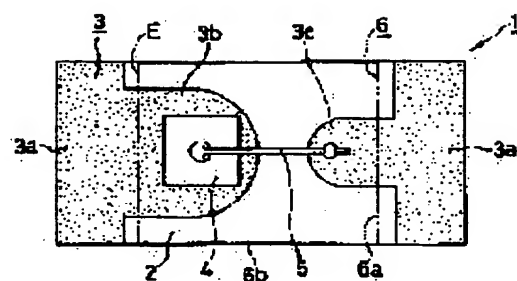
(72)Inventor : TAGUCHI YOSHIKO

## (54) SURFACE MOUNT TYPE LIGHT-EMITTING DIODE

## (57)Abstract:

**PURPOSE:** To improve the resistance of a surface mount type light-emitting diode to peeling both mechanically and thermally by a method wherein the two sides, which are parallel to the parallel sides, which are bonded to a substrate and respectively have each of terminal parts provided on the substrate, of a molding part are formed into a structure, wherein the two sides having at least a specified value are directly bonded to the substrate at both end parts thereof and the remnants of the two sides are bonded to the conductive patterns.

**CONSTITUTION:** Before terminal parts 3a reach parallel sides 6a, a mount part 3b or a wiring part 3c is formed in a state that the width of a substrate 2 is made narrow in such a way that the substrate 2 is exposed by at least 0.1mm on both sides thereof. Accordingly, when a molding part 6 is formed after an LED chip 4 is mounted on the mount part 3b, the parallel sides 6a of the molding part 6 are directly bonded to the substrate 2 at the parts of both end parts E thereof. Moreover, two sides 6b, which intersect orthogonally the sides with the terminal parts 3a provided on the substrate 2, of the molding part 6 are formed into a structure, wherein all of the two sides 6b are directly connected with the substrate 2. That is, these orthogonally intersecting sides 6b are formed into a structure, wherein the conductive patterns 3 are never exposed.



## LEGAL STATUS

[Date of request for examination] 18.08.1997

[Date of sending the examiner's decision of rejection] 04.04.2000

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

⑩ 日本国特許庁(JP)

⑪ 実用新案出願公開

⑫ 公開実用新案公報(U)

平1-157424

⑬ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 平成1年(1989)10月30日

H 01 L 21/52

G-8728-5F

審査請求 未請求 請求項の数 1 (全1頁)

⑮ 考案の名称 半導体チップ用搭載基板

⑯ 実 願 昭63-47273

⑰ 出 願 昭63(1988)4月6日

⑱ 考 案 者 玉 祖 春 夫 兵庫県尼崎市塚口本町8丁目1番1号 三菱電機株式会社  
通信機製作所内

⑲ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑳ 代 理 人 弁理士 大 岩 増 雄 外2名

㉑ 実用新案登録請求の範囲

ダイボンディング剤によつて半導体チップが固着される半導体チップ用搭載基板において、前記搭載基板のダイボンディング面に凹部に設けたことを特徴とする半導体チップ用搭載基板。

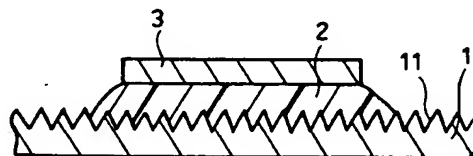
図面の簡単な説明

第1図は本考案に係る半導体チップ用搭載基板

に半導体チップが搭載された状態を示す側断面図、第2図は他の実施例を示す側断面図、第3図は従来の半導体チップ用搭載基板に半導体チップがダイボンディング剤によつて固着された状態を示す側断面図である。

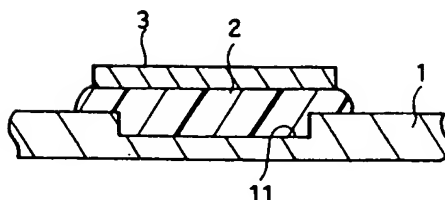
1……金属基板、2……ダイボンディング剤、3……半導体チップ、11……凹部。

第 1 図

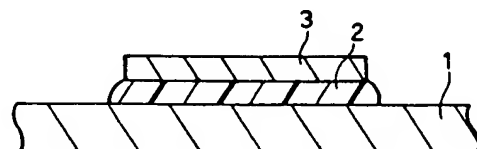


1: 金属基板  
2: ダイボンディング剤  
3: 半導体チップ  
11: 凹部

第 2 図



第 3 図



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-321634

(43)公開日 平成8年(1996)12月3日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 33/00			H 0 1 L 33/00	N
21/60	3 0 1		21/60	3 0 1 A

審査請求 未請求 請求項の数2 FD (全 5 頁)

(21)出願番号 特願平7-152230

(22)出願日 平成7年(1995)5月26日

(71)出題人 000002303

スタンレー電気株式会社

東京都目黒区中目黒2丁目9番13号

(72)発明者 田口 佳子

神奈川県横浜市青葉区荏田西2-14-1

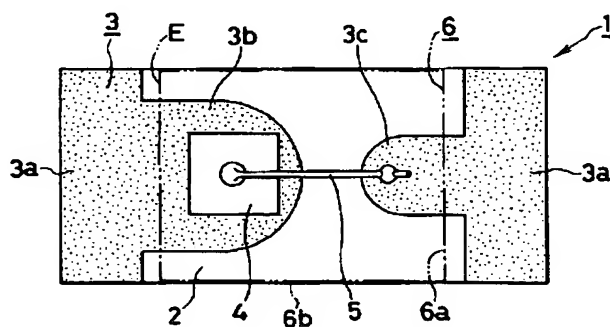
(74)代理人 弁理士 秋元 輝雄

(54) 【発明の名称】 表面実装型発光ダイオード

(57) 【要約】

**【目的】** 従来の表面実装型発光ダイオードの構成では、基板とモールド部との間に導電パターンの部分での剥離を生じ易く、この剥離部分から湿度などが侵入して寿命を損なう問題点を生じていた。

【構成】 本発明により、モールド部 6 の基板 2 と接合する辺の、端子部 3 a が設けられた基板 2 の辺に平行する平行辺 6 a は両端部で少なくとも 0.1 mm が直接に基板 2 と接合し残部が導電パターン 3 と接合するものとされ、基板 2 の端子部 3 a が設けられた辺と直交する直交辺 6 b は全てが直接に基板 2 と接合するものとされている表面実装型発光ダイオード 1 としたことで、基板 2 とモールド部 6 との剥離に対する耐性は機械的にも熱的にも向上するものとなり、剥離部分からの湿度などの侵入防止の性能を向上させて劣化を防止し課題を解決する。



## 【特許請求の範囲】

【請求項 1】 対峙する二辺に導電パターンによる一対の端子部が設けられ上面中央部には前記端子部と夫々が接続するマウント部と配線部とが形成された基板に LED チップをマウントしワイヤで配線を行った後に前記 LED チップとワイヤとが略直方体状としたモールド部で覆われて成る表面実装型発光ダイオードにおいて、前記モールド部の前記基板と接合する辺の前記基板の前記端子部が設けられた辺と平行する二辺は両端部で少なくとも 0.1mm が直接に基板と接合し残部が前記導電パターンと接合するものとされ、前記基板の前記端子部が設けられた辺と直交する二辺は全てが直接に基板と接合するものとされていることを特徴とする表面実装型発光ダイオード。

【請求項 2】 前記端子部と前記配線部とは前記端子部との接続を幅を一層に狭められた渡線部を介して行うものとされ、前記モールド部の前記端子部が設けられた辺と平行する二辺は前記渡線部と交差しているものとされていることを特徴とする請求項 1 記載の表面実装型発光ダイオード。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は発光ダイオードの構成に関するものであり、詳細にはプリント回路基板に取付孔を設けることなく表面への実装を可能とした表面実装型発光ダイオードの構成に係るものである。

## 【0002】

【従来の技術】 従来のこの種の表面実装型発光ダイオード 90 の構成の例を示すものが図 5 および図 6 であり、例えばガラスエポキシプリント回路基板を利用して形成された基板 91 上には導電パターン 92 が設けられるものであり、この導電パターン 92 は基板 91 の対峙する二辺に設けられる端子部 92a と、一方の端子部 92a に接続して設けられるパッド部 92b と、他の一方の端子部 92a に接続して設けられる配線部 92c とで構成されている。

【0003】 そして、前記導電パターン 92 は、通常には金メッキが施され、前記マウント部 92b には LED チップ 93 がマウントされ、更に金ワイヤ 94 で配線部 92c との配線が行われた後に、前記 LED チップ 93 と金ワイヤ 94 とを透明エポキシ樹脂で略直方体状に覆うモールド部 95 が形成されて表面実装型発光ダイオード 90 が完成する。

【0004】 尚、実際の生産に当たっては、図 7 に示すように生産性を向上させるために前記基板 91 を並列に連結された状態で作成しておき、前記 LED チップ 93 のマウントおよび金ワイヤ 94 による配線を行った後に、上記モールド部 95 を畝状に形成し、その後にダイサー 80 により個々に切り離すことで生産が行われている。

## 【0005】

【発明が解決しようとする課題】 しかしながら、前記した従来の構成の表面実装型発光ダイオード 90 においては、前記基板 91 とモールド部 95 との間に往々に剥離を生じ、この剥離した部分から湿度或いは異物が侵入して表面実装型発光ダイオード 90 の寿命を損なう問題点を生じるものとなっている。

【0006】 ここで、前記した剥離の発生の要因について考察してみると、前記端子部 92a など金メッキが行われた銅箔とモールド部 95 を構成するエポキシ樹脂との接着性が比較的に弱いために、例えば点灯による発熱を生じた場合に、導電パターン 92 とモールド部 95 とに熱膨張係数の相違による寸法差を生じ、このときの応力で剥離を生じるものとなる。

【0007】 また、上記したようにダイサーにより個々に切り離しを行う際に、このダイシング面に前記導電パターン 92 が露出する構成とされていると、切断時に生じる応力によっても、導電パターン 92 とモールド部 95 とに剥離を生じるものとなり、この場合には表面実装型 LED 発光ダイオード 90 の形成時点で既に剥離を生じているものとなり、これらの点の解決が課題とされるものとなっている。

【0008】 本発明は前記した従来の課題を解決するための具体的な手段として、対峙する二辺に導電パターンによる一対の端子部が設けられ上面中央部には前記端子部と夫々が接続するマウント部と配線部とが形成された基板に LED チップをマウントしワイヤで配線を行った後に前記 LED チップとワイヤとが略直方体状としたモールド部で覆われて成る表面実装型発光ダイオードにおいて、前記モールド部の前記基板と接合する辺の前記基板の前記端子部が設けられた辺と平行する二辺は両端部で少なくとも 0.1mm が直接に基板と接合し残部が前記導電パターンと接合するものとされ、前記基板の前記端子部が設けられた辺と直交する二辺は全てが直接に基板と接合するものとされていることを特徴とする表面実装型発光ダイオードを提供することで課題を解決するものである。

## 【0009】

【実施例】 つぎに、本発明を図に示す一実施例に基づいて詳細に説明する。図 1 および図 2 に符号 1 で示すものは本発明に係る表面実装型発光ダイオード（以下に発光ダイオード 1 と略称する）であり、この発光ダイオード 1 は、端子部 3a、マウント部 3b、配線部 3c で成る導電パターン 3 が形成された基板 2 に LED チップ 4 がマウントされ、更に金ワイヤ 5 で配線が行われた後にモールド部 6 が形成される構成である点は従来例のものと同様である。

【0010】 また、生産に当たっては、生産性を向上させるために前記基板 2 を並列に連結された状態で作成しておき、前記 LED チップ 4 のマウントおよび金ワイヤ

5による配線を行った後に、これらの全てを覆うように前記モールド部6を畝状に形成し、その後にダイサーにより個々に切り離す（従来例の図7を参照されたい）ことで生産が行われている点も同様である。

【0011】従って、上記したダイサーによる切り離しが行われた後には前記基板2上に、一方の対峙する二辺の長さを前記基板2の幅と同一とし、他の一方の対峙する二辺の長さを設計で定められた所定値とする略直方体状のモールド部6が設けられた目的の形状とした発光ダイオード1が得られるものとなるのである。

【0012】ここで、本発明では前記モールド部6と基板2との剥離は専らに、前記基板2に導電パターン3が敷設されている部分で生じていることに着目し、この導電パターン3の形状を適性化することで前記した剥離の発生を防止するものであり、上記した形状の適性化は前記モールド部6の基板2に接している各辺に対して行われる。

【0013】先ず、前記モールド部6の、基板2に端子部3aが設けられた辺と平行する二つの辺6a（以下、平行辺6aと称する）は、その両端部Eの少なくとも0.1mmが直接に基板2に接合するものとされ、導電パターン3と接続するのは前記平行辺6aの中央寄りの残部とされている。

【0014】即ち、前記端子部3aは平行辺6aに達する前に、両側に基板2が少なくとも0.1mmは露出するように幅を狭められた状態でマウント部3b若しくは配線部3cが形成され、従って、前記マウント部3bにLEDチップ4のマウントなどを行った後にモールド部6を形成すると、該モールド部6の平行辺6aは両端部Eの部分では直接に基板2と接合するものとなる。

【0015】また、前記モールド部6の、基板2に端子部3aが設けられた辺と直交する二つの辺6b（以下、直交辺6bと称する）は、その全てが直接に基板2と接続するものとされ、即ち、この直交辺6bには導電パターン3が露出することがないものとされている。

【0016】ここで、上記の構成とするのは後にも説明する実験の結果から、前記モールド部6の平行辺6aと直交辺6bとが基板2に直接に接合する長さが長い程に剥離に対する耐性が増し、特に上記平行辺6aと直交辺6bとのコーナー部分が基板2に直接に接合することが、上記した剥離に対する耐性の増加に有効であることが判明したからである。

【0017】このように構成した本発明の発光ダイオード1では、モールド部6の直交辺6bに直交する力を加えて、基板2との剥離に至る強度を測定すると略2.2Kgとなり、従来例のもの（従来例の図5および図6を参照）の略1.5Kgに対して50%以上の向上が認められ、これにより、ダイシング時などに生じる剥離の防止に有効となる。

【0018】図3は、上記の構成とした本発明の発光ダ

イオード1の熱サイクル試験の結果を従来例（図5および図6を参照）との比較で示すものであり、図中に符号Tで示す曲線は本発明に係る発光ダイオード1の剥離の発生頻度曲線であり、図中に符号Cで示す曲線は従来例のものの剥離の発生頻度曲線である。

【0019】尚、このときには、例えば回路基板に発光ダイオード1を取付けるときの熱的条件である、前加熱（150℃、2分）と、本加熱（240℃、5秒）との組合せを1サイクルとして5サイクルを印加し、各サイクルの終了時毎に剥離の発生状況を観察している。

【0020】上記の結果では、従来例のものは発生頻度曲線Cで示すように最初の1サイクルで10%強のものに剥離を生じ、以下、2サイクルでは60%強、3サイクルでは82%、4サイクルでは90%弱と剥離の発生の度合いが進行し、5サイクルでは95%とほぼ全てのものに剥離を生じる状態となる。

【0021】これに対して、本発明の構成では3サイクル迄は剥離の発生は全くに認められず、4サイクルに至りようやく11%のものに剥離の発生が認められ、5サイクルでも25%のものに剥離の発生が認められるに過ぎない。従って、従来例の構成のものに比較して、回路基板などに組付けるときの剥離の発生の度合いは格段に低減されたものとなっている。

【0022】ここで、特に有効なのは前記のように剥離の発生の度合いが低減すると共に、3サイクル迄は剥離を発生しないものと成ったことであり、例えば回路基板の組立を行う際に、前記発光ダイオード1を含み複数種類の回路部品を取付けるために複数サイクルの加熱がこの回路基板に対し行われる可能性がある。

【0023】このときに、前記発光ダイオード1の回路基板への取付順位を適宜なものとし、この発光ダイオード1に対する加熱サイクルが3回以下となるようにすれば、基板2とモールド部6とに剥離を生じることはなく、よって、剥離部分から湿度、異物などが侵入してLEDチップ4に劣化を生じる事態を完全に防止できるものとなる。

【0024】図4に示すものは本発明の別な実施例であり、前の実施例では端子部3aにマウント部3bおよび配線部3cを直接に接続するものとしていたが、この実施例では端子部3aとマウント部3b、および、端子部3aと配線部3cの間に一層に幅を狭くした渡線部3dを設け、この渡線部3dで前記モールド部6の平行辺6aと交差するようにしたものである。尚、この実施例においても直交辺6b側においては、導電パターン3とは交差しないものとされている点は、前の実施例と同様である。

【0025】このようにすることで、前記平行辺6aは一層に基板2と直接に接続する長さの割合を増すものとなり、剥離の発生の度合いを一層に低減させるものとなるが、発明者の実験の結果から確認されている。ま

た、仮に剥離を生じたときにも、剥離は幅の狭い渡線部 3 d の部分で生じるので湿度、異物の侵入は低減され、LEDチップ 4 に生じる劣化は低減されるものとなる。

#### 【0026】

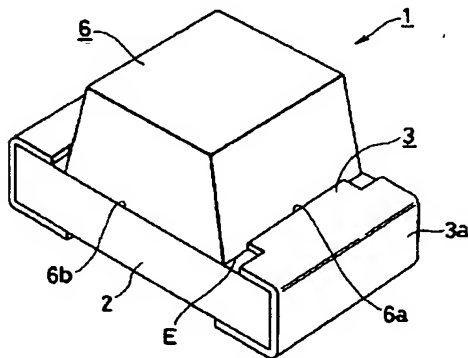
【発明の効果】以上に説明したように本発明により、モールド部の基板と接合する辺の前記基板の端子部が設けられた辺と平行する二辺は両端部で少なくとも 0.1 mm が直接に基板と接合し残部が導電パターンと接合するものとされ、前記基板の前記端子部が設けられた辺と直交する二辺は全てが直接に基板と接合するものとされている表面実装型発光ダイオードとしたことで、基板とモールド部との剥離に対する耐性は機械的にも熱的にも向上するものとなり、剥離部分からの湿度、異物の侵入の防止性能を向上させて劣化を防止し、表面実装型発光ダイオードの信頼性の向上に極めて優れた効果を奏するものである。

【0027】また、端子部と配線部とは端子部との接続を幅を一層に狭められた渡線部を介して行うものとされ、前記モールド部の前記端子部が設けられた辺と平行する二辺は前記渡線部と交差しているものとされている表面実装型発光ダイオードとしたことで、一層に剥離に対する耐性を向上させ、上記の作用を一層に確実なものとする効果を奏するものである。

#### 【図面の簡単な説明】

【図 1】 本発明に係る表面実装型発光ダイオードの一実施例を示す斜視図である。

【図 1】



【図 2】 同じ実施例の導電パターンの敷設の状態を示す説明図である。

【図 3】 同じ実施例の加熱試験の結果を従来例の加熱試験の結果との比較で示すグラフである。

【図 4】 同じく本発明に係る表面実装型発光ダイオードの別の実施例の導電パターンの敷設の状態を示す説明図である。

【図 5】 従来例を示す斜視図である。

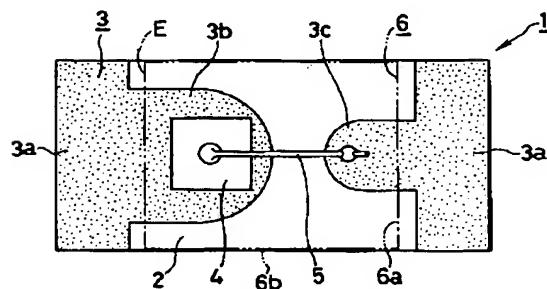
【図 6】 従来例の導電パターンの敷設の状態を示す説明図である。

【図 7】 この種の表面実装型発光ダイオードの製造工程の一例を示す説明図である。

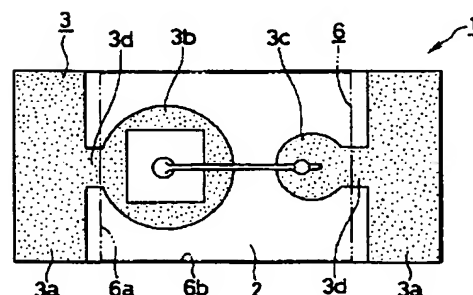
#### 【符号の説明】

- 1 ……表面実装型発光ダイオード
- 2 ……基板
- 3 ……導電パターン
- 3 a ……端子部
- 3 b ……マウント部
- 3 c ……配線部
- 3 d ……渡線部
- 4 ……LEDチップ
- 5 ……金ワイヤ
- 6 ……モールド部
- 6 a ……平行辺
- 6 b ……直交辺

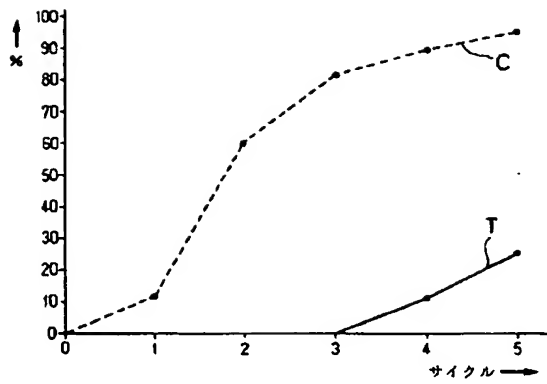
【図 2】



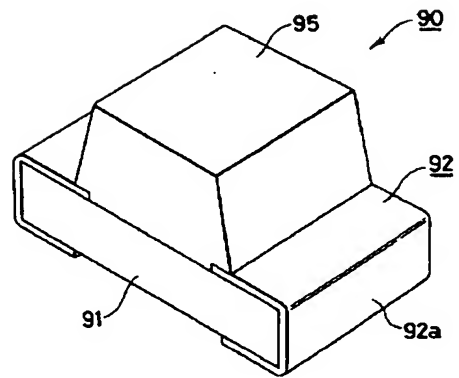
【図 4】



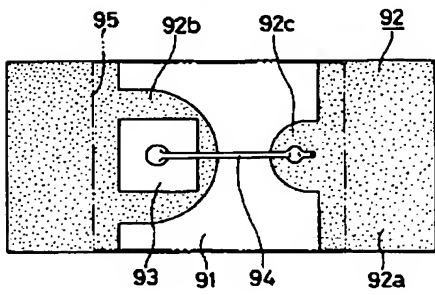
【図 3】



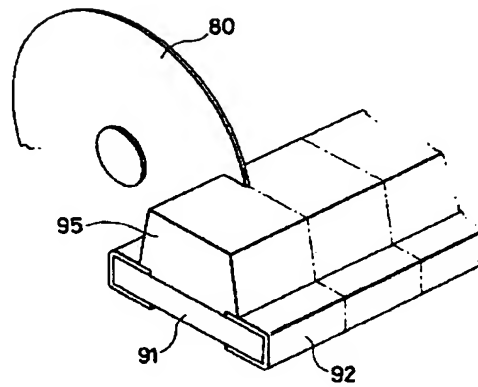
【図 5】



【図 6】



【図 7】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**